

数字集成电路设计师

职业能力等级评价标准

（试行稿）

1. 项目概况

1.1 项目名称

数字集成电路设计师

1.2 项目定义

从事数字集成电路的设计、仿真、验证与优化，并推动产品从概念构思到实际制造的全过程的专业人员。

1.3 能力等级

本项目共设三个等级，分别为：初级、中级、高级。

1.4 能力特征

具备扎实的电路理论、数字电路设计等方面的专业知识。精通 Verilog、VHDL 等硬件描述语言，精通 TCL 等脚本语言，了解 C/C++、Python 等编程语言，能熟练运用各类设计工具和仿真软件进行电路设计，具备良好的项目管理和团队协作能力，能快速适应新的技术标准和规范。

1.5 职业能力等级评价要求

1.5.1 申报条件

具备以下条件之一者，可申报初级：

- （1）累计从事相关职业工作 1 年（含）以上。
- （2）相关专业在校学生。

具备以下条件之一者，可申报中级：

- （1）取得本项目或相关职业初级评价证书（含职业资格证书、职业技能等级证书等）后，累计从事相关职业工作 2 年（含）以上。
- （2）累计从事相关职业工作 4 年（含）以上。
- （3）取得相关专业毕业证书。

具备以下条件之一者，可申报高级：

- （1）取得本项目或相关职业中级评价证书（含职业资格证书、职业技能等级

证书等)后,累计从事相关职业工作3年(含)以上。

(2) 累计从事相关职业工作6年(含)以上。

(3) 具有高等职业学校、高级技工学校、技师学院相关专业毕业证书,并取得本项目或相关职业中级评价证书(含职业资格证书、职业技能等级证书等)。

(4) 具有大专及以上学历相关专业毕业证书,并取得本项目或相关职业中级评价证书(含职业资格证书、职业技能等级证书等)后,累计从事相关职业工作1年(含)以上。

1.5.2 评价方式

职业能力等级评价考试包括理论知识、技能操作两个科目,较高等级必要时可增加综合评审。

理论知识考试以笔试为主,条件成熟时试点开展网络考试,主要考核从业人员从事本职业应掌握的基本要求和相关知识要求。技能操作考核主要采用现场操作、模拟操作、面试答辩等方式进行,主要考核从业人员从事本职业应具备的技能水平。综合评审通常采取审阅申报材料、技术答辩等方式进行全面评议和审查。理论知识考试和技能操作考核均采用百分制,成绩达到60分以上者为合格。

1.5.3 监考人员、考评人员与考生配比

理论知识考试和技能操作考核中的监考人员与考生配比不低于1:15,且每个考场不少于2名监考人员。技能操作考核中考评人员为3人以上单数。

1.5.4 评价时间

理论知识考试时间不少于90分钟;技能操作考核时间:初级不少于120分钟,中级/高级不少于180分钟。

1.5.5 评价场所设备

理论知识考试:在标准教室或标准联网多媒体计算机教室进行。

专业能力考核:在具有相应软、硬件条件的考核场所进行。

2. 基本要求

2.1 职业道德

2.1.1 职业道德基本知识

- (1) 诚实守信，如实报告项目信息。
- (2) 保护用户隐私和数据安全，严守商业机密。
- (3) 尊重知识产权和版权。
- (4) 尽职尽责，按时完成项目工作。
- (5) 遵守团队规范和协作精神。

2.1.2 职业守则

- (1) 遵守行业规范和标准，确保工作的合法性和规范性。
- (2) 保持职业操守，不恶意竞争，维护行业的良好秩序。
- (3) 注重团队合作，提高团队整体实力。
- (4) 勤奋进取，爱岗敬业。
- (5) 精通专业知识与持续学习。

- (6) 严格执行生产规范，严守工艺操作流程。

2.2 基础知识

2.2.1 数字电路设计基础

- (1) 逻辑代数知识
- (2) 逻辑门电路知识
- (3) 组合逻辑电路知识
- (4) 时序逻辑电路知识
- (5) 二进制数与编码知识

2.2.2 模拟电路设计基础

(1) 模拟电路元件的基本原理和设计方法。

(2) 模拟信号的放大、滤波、调制与解调等处理技术。

2.2.3 嵌入式系统设计基础

(1) 微处理器嵌入式硬件的设计和实现方法。

(2) 可编程逻辑器件设计和实现方法。

2.2.4 通信系统设计基础

(1) 信号处理的基本原理和方法

(2) 信道编码、信道传输特性

(3) 调制解调技术

2.2.5 半导体制造工艺原理

(1) 半导体制造工艺的基本原理和流程

(2) 光刻、刻蚀、离子注入原理

(3) 半导体制造工艺优化

工业和信息化部教育与考试中心
EDUCATION & EXAMINATION CENTER OF MINISTRY OF INDUSTRY AND INFORMATION TECHNOLOGY

2.2.6 设计自动化工具

(1) EDA 设计工具使用方法

(2) EDA 仿真工具使用方法

2.2.7 测试与测量技术

(1) 数字电路测试的基本原理和方法

(2) 示波器、逻辑分析仪、信号发生器等测试和测量工具的使用

2.2.8 法律法规及规范性文件

(1) 《中华人民共和国专利法》相关知识

(2) 《中华人民共和国商标法》相关知识

(3) 《中华人民共和国著作权法》相关知识

(4) 《中华人民共和国促进科技成果转化法》相关知识

3. 职业能力评价等级

本标准初级、中级、高级的职业道德、专业知识、技术技能、工程实践/综合能力要求依次递进，高级别涵盖低级别的要求。

3.1. 工作要求

本标准初级、中级、高级的技能要求和相关知识要求依次递进，高级别涵盖低级别的要求。

3.2. 初级

职业功能	工 作 内 容	技能要求	相关知识要求
1. 前 端 设计	1.1 需求分析	1.1.1 能协助收集和分析客户需求，参与需求文档编写。 1.1.2 能分析模块数字电路的逻辑功能，确定模块时钟频率	1.1.1 数字逻辑电路基础知识 1.1.2 组合逻辑电路和时序逻辑电路知识
	1.2 逻辑电路设计	1.2.1 能使用 Verilog、VHDL 等硬件描述语言，设计组合逻辑电路和时序逻辑电路，确保电路功能的正确实现 1.2.2 能使用 Linux 系统命令，控制电子设计自动化工具软件的启动与关闭 1.2.3 能使用 Cadence、Synopsys 等 EDA 软件，进行工程的仿真编译、波形查看与逻辑综合，生成仿真波形文	1.2.1 硬件描述语言的语法和结构知识 1.2.2 Linux 常用命令知识 1.2.3 电子设计自动化工具使用知识 1.2.4 集成电路设计流程知识

		件、综合结果报告	
2. 逻辑验证	2.1 功能验证	2.1.1 能按照验证环境要求，部署基于 Linux 系统的验证环境 2.1.2 能使用验证工具命令，控制验证工具进行启动、设计导入、仿真波形添加以及显示验证	2.1.1 数字集成电路设计及验证基础知识 2.1.2 数字电路验证环境搭建知识
	2.2 性能评估	2.2.1 能使用验证工具，导入测试用例，验证测试文件完整性 2.2.2 能使用验证平台，应用测试用例，查看验证时序波形结果	2.2.1 验证工具基础操作知识 2.2.2 集成电路时序知识
3. 后端设计	3.1 物理实现	3.1.1 能进行前端设计生成的设计文件（网表、DEF、SPEF 等文件）的分类，确保后续文件的正确导入 3.1.2 能使用电子设计自动化工具，检查 DEF、SPEF、网表等设计文件，完整导入设计文件 3.1.3 能使用电子设计自动化工具，分析 DEF、SPEF、网表等设计文件，确定初始时序、面积及功耗约束等物理设计需求 3.1.4 能使用布线工具，进行 FloorPlan（布局规划）、电源分配、时序优化、布局布线等流程操作，生成 GDS 文件	3.1.1 数字后端电子自动化工具使用知识 3.1.2 数字后端脚本语言基础知识 3.1.3 数字后端电子自动化工具使用知识 3.1.4 数字集成电路后端设计流程知识 3.1.5 数字集成电路后端电源分配、时序优化、布局布线知识
	3.2 综合验证	3.2.1 能用优化指导文件，完成模块的设计规则检查，验证设计规则与物理制造规则的匹配性	3.2.1 物理验证检查知识 3.2.2 版图设计与时序分析知识

		3.2.2 能用优化指导文件，完成模块版图与原理图比对，验证逻辑设计与物理实现的一致性	
--	--	---	--

3.3.中级

职业功能	工作内容	技能要求	相关知识要求
1 前端设计	1.1 需求分析	1.1.1 能完成需求分析，制定模块级设计目标 1.1.2 能完用户需求分析文档编制	1.1.1 数字逻辑电路基础知识 1.1.2 需求分析与文档编写知识
	1.2 逻辑电路设计	1.1.1 能按照系统级设计方案，规划模块功能，撰写模块设计方案 1.1.2 能通过模块设计方案，制定设计规格，设计模块微架构 1.1.3 能使用硬件描述语言，编写模块时钟频率控制、输入输出接口与状态机功能的 RTL 代码，确保模块功能的正确实现 1.1.4 能使用硬件描述语言，编写接口协议的 RTL 代码，确保功能模块间的协同工作 1.1.5 能使用 EDA 工具完成逻辑综合	1.1.1 大规模数字集成电路设计流程知识 1.1.2 数字电路模块架构与设计原理 1.1.3 数字逻辑电路基础知识 1.1.4 硬件描述语言知识 1.1.5 以太网、SPI、IIC、UART 等接口协议知识 1.1.4 集成电路设计流程知识
2. 逻辑验证	2.1 功能验证	2.1.1 能分析模块功能，编写验证策略 2.1.2 能使用验证策略，设计测试用例，确保测试覆盖率	2.1.1 数字电路验证流程知识 2.1.2 数字电路覆盖率分析基础知识
	2.2 测试评估	2.2.1 能使用验证平台分析测试用例测试结果，验证测试结果与要求的匹配性	2.2.1 验证工具基础操作知识 2.2.2 数字电路的逻辑时序基础知识

		2.2.2 能使用验证平台，协助设计工程师定位问题，提出解决方案	2.2.3 数字电路验证知识 2.2.4 数字电路测试与测量技术知识
3. 后 端 设计	3.1 物 理 实现	3.1.1 能使用布线工具，进行布局规划、布局操作，确保标准单元的摆放符合设计原则 3.1.2 能使用布线工具，进行时钟树综合、布线等操作，完成从网表到 GDS 的物理实现	3.1.1 集成电路工艺库知识 3.1.2 数字后端电子设计自动化工具的操作知识 3.1.3 集成电路后端设计流程与工具知识 3.1.4 集成电路后端时钟树综合、布局布线知识
	3.2 综 合 验证	3.2.1 能使用验证工具，进行设计规则检查，验证设计规则与物理制造规则的匹配性 3.2.2 能使用验证工具，进行版图与原理图比对，验证逻辑设计与物理实现的一致性 3.2.3 能使用验证工具，进行电气规则检查，验证版图设计在电气性能上的准确性	3.2.1 物理验证检查知识 3.2.2 版图设计与时序分析知识 3.2.3 功耗、性能与面积的评估与优化知识

3.4.高级

职业功能	工作内容	技能要求	相关知识要求
1. 前 端 设计	1.1 需 求 分析	1.1.1 能主导芯片级需求分析，制定系统级设计目标 1.1.2 能完成芯片级用户需求分析文档编制	1.1.1 数字逻辑电路基础知识 1.1.2 需求分析与文档编写知识
	1.2 逻 辑 电路设计	1.1.1 能分析产品需求，划分软硬件，撰写设计规格书 1.1.2 能按照设计规格书，设计符	1.1.1 系统架构设计知识 1.1.2 高性能数字集成电路设计知识

		合产品性能、功耗与面积等要求的系统设计方案 1.1.3 能分析系统设计方案，进行逻辑功能分解、模块层次化设计，确保系统设计符合系统功能与性能要求 1.1.4 能使用硬件描述语言，优化设计状态机，确保设计功能的正确实现	1.1.3 集成电路低功耗设计技术知识 1.1.4 集成电路整体设计流程知识 1.1.5 硬件描述语言知识 1.1.6 逻辑综合知识
2. 逻辑验证	2.1 功能验证	2.1.1 能分析设计需求，制定验证策略与方案，确保策略与方案的可实现性 2.1.2 能通过设计规格与功能需求，定义验证目标，确保关键功能和性能参数的验证覆盖	2.1.1 系统验证及测试知识 2.1.2 高级验证方法学知识
	2.2 测试评估	2.2.1 能使用硬件描述语言与验证工具，部署功能与性能验证平台 2.2.2 能按照项目需要，进行验证环境的更新，确保验证需求与验证环境的匹配性	2.2.1 硬件描述语言、System Verilog 等验证语言知识 2.2.2 UVM/OVM 验证工具使用方法 2.2.3 验证环境搭建及更新知识
3. 后端设计	3.1 物理实现	3.1.1 能按照引脚规划文件格式，编写芯片引脚文件，进行芯片引脚的布局规划 3.1.2 能使用脚本编程语言，编写时钟树综合脚本，优化时钟树综合自动化处理	3.1.1 集成电路工艺库知识 3.1.2 时钟树综合知识
	3.2 综合验证	3.2.1 能使用电子自动化工具，设置电路关键路径的时序约束，确保	3.2.1 电子自动化工具使用知识

		电路符合时序设计要求 3.2.2 能使用电子自动化工具，评估芯片信号传播延迟，确保时序收敛	3.2.2 时序分析与时序收敛知识 3.2.3 时钟树综合知识
	3.3 性能优化	3.3.1 能使用电子自动化工具，检查分析电压降与电迁移等功耗，撰写问题手册 3.3.2 能分析功耗问题，优化电压降和电迁移，确保功耗符合设计标准 3.3.3 能优化芯片信号传播延迟，确保时序收敛 3.3.4 能根据性能优化方案，撰写优化指导文件	3.3.1 功耗分析工具使用方法 3.3.2 电压降和电迁移分析与解决方法 3.3.3 电源规划与功耗分析知识

4. 权重表

4.1 理论知识权重表

项目 \ 专业技术等级		初级 (%)	中级 (%)	高级 (%)
基本要求	职业道德	5	5	5
	基础知识	20	15	10
相关知识要求	前端设计	30	25	20
	逻辑验证	25	30	35
	后端设计	20	25	30
合计		100	100	100

4.2 专业能力要求权重表

项目 \ 专业技术等级		初级 (%)	中级 (%)	高级 (%)
专业能力要求	前端设计	35	30	25
	逻辑验证	30	30	40

	后端设计	35	40	35
合计		100	100	100



工业和信息化部教育与考试中心

EDUCATION & EXAMINATION CENTER OF MINISTRY OF INDUSTRY AND INFORMATION TECHNOLOGY